

میکروکنترلر Atmega 16

خصوصیات Atmega 16:

- * از معماری AVR RISC استفاده می کند.
- کارایی بالا و توان مصرفی کم
- دارای ۱۳۱ دستورالعمل با کارایی بالا که اکثراً تنها در یک کلاک سیکل اجرا می شوند.
- 32*8 رجیستر کاربردی.
- سرعتی تا 16 MIPS در فرکانس 16MHZ.
- * حافظ برنامه و داده غیر فرار
- ۳۲ کیلوبایت حافظ FLASH قابل برنامه ریزی داخلی.
- پایداری حافظه FLASH قابلیت ۱۰۰۰ بارنوشتن و پاک کردن
- ۲ کیلو بایت حافظه داخلی SRAM
- ۱ کیلو بایت حافظه EEPROM داخلی قابل برنامه ریزی.
- پایداری حافظه EEPROM: قابلیت ۱۰۰۰۰ بارنوشتن و پاک کردن.
- قفل برنامه FLASH و حفاظت داده EEPROM
- * قابلیت ارتباط JTAG (IEEE std.)
- برنامه ریزی FLASH، EEPROM، FUSE BITS و Lock BITS از طریق ارتباط

JTAG

* خصوصیات جانبی دو تایمر - کانتر هشت بیتی با PRESCALER مجزا و دارای مد

COMPARE

— یک تایمر کانتر شانزده بیتی با PRESCALER مجزا و دارای مدهای COMPARE و

CAPTURE

— ۴ کانال PWM

— ۸ کانال مبدل آنالوگ به دیجیتال ۱۰ بیتی

— یک مقایسه کننده آنالوگ داخلی

— دارای RTC (REAL-TIME CLOCK) با ایسلاتور مجزا.

— WATCH DOG قابل برنامه ریزی با ایسلاتور داخلی

— ارتباط سریال SPI برای برنامه ریزی داخلی مدار

— قابلیت ارتباط سریال SPI به صورت MASTER یا SLAVE

— قابلیت ارتباط با پروتکل سریال دو سیمه (TOW-WIRE)

* خصوصیات ویژه میکروکنترلر

— مدار POWER-ON RESET CIRCUIT

— BROWN- OUT DETECTION قابل برنامه ریزی

— منابع وقفه (INTERRUPT) داخلی و خارجی

— دارای ایسلاتور RC داخلی کالیبره شده.

— عملکرد کاملاً ثابت.

توان مصرفی پایین و سرعت بالا توسط تکنولوژی CMOS

* خطوط I/O و انواع بسته بندی

— ۳۲ خط ورودی / خروجی (I/O) قابل برنامه ریزی.

— ۴۰ پایه (PIN) نوع PDIP، ۴۴ پایه نوع TQFP، ۴۴ پایه MLF

* ترکیب پایه ها

فیوزهای بیت ATMEGA 16

OCDEN: در صورتی که بیت های قفل برنامه ریزی شده باشند برنامه ریزی این بیت به همراه

بیت JTAGEN باعث می شود که سیستم ON CHIP DEBUG فعال شود. برنامه ریزی

شدن این بیت به قسمت هایی از میکرو امکان می دهد که درمدهای SLEEP کارکنند که این خود

باعث افزایش مصرف سیستم می گردد. این بیت به صورت پیش فرض برنامه ریزی نشده (1)

است.

JTAGEN: بیتی برای فعال سازی برنامه ریزی میکرو از طریق استاندارد ارتباطی IEEE که

در حالت پیش فرض فعال است و میکرو می تواند از این ارتباط برای برنامه ریزی خود استفاده کند.

پایه های PC 5002 در این ارتباط استفاده می شود.

SPIEN: در حالت پیش فرض برنامه ریزی شده و میکرو از طریق سریال SPI برنامه ریزی

می شود.

CKOPT: انتخاب کلاک که به صورت پیش فرض برنامه ریزی نشده است عملکرد این بیت

بستگی به بیت های CKSEL دارد.

EESAVE: درحالت پیش فرض برنامه ریزی نشده و درزمان پاک شدن میکرو حافظه

EEPROM پاک می شود ولی در صورتی که برنامه ریزی شود محتویات EEPROM در زمان

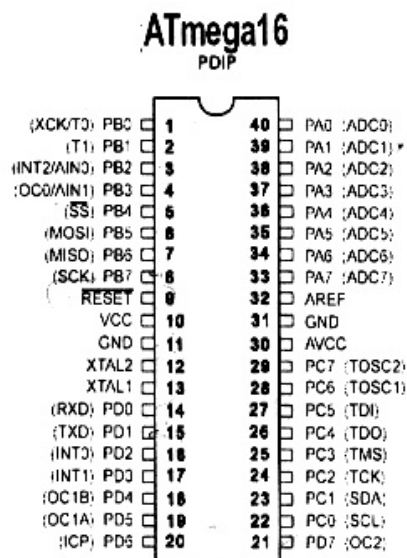
پاک شدن میکرو، محفوظ می ماند.

BOOTZ 0, BOOTSZ 1: برای انتخاب مقدار حافظه BOOT طبق جدول زیر برنامه ریزی

می شود و در صورت برنامه ریزی فیوز بیت BOOTRS اجرای برنامه از آدرس حافظه BOOT

آغاز خواهد شد.

پیکره بندی پورت ها



برای تعیین جهت پایه پورت ها از این پیکره بندی استفاده می کنیم. جهت یک پایه

می تواند ورودی یا خروجی باشد.

CoFig portx= state

ConFig pinx.y= state

X, y بسته به میکرو می توانند به ترتیب پایه های 0 تا 1 پورت های A, B, C, D, E, F باشند.

STATE نیز می تواند یکی از گزینه های زیر باشد:

INPUT یا 0: در این حالت رجیستر جهت داده پایه یا پورت انتخاب صفر می شود و پایه یا

پورت به عنوان ورودی استفاده می شود.

OUTPUT یا 1: در این حالت رجیستر جهت داده پایه یا پورت انتخاب یک می شود و پایه یا

پورت به عنوان ورودی استفاده می شود.

زمانی که بخواهید از پورتی بخوانید بایستی از رجیستر PIN پورت مربوط استفاده کنید و در هنگام

نوشتن در پورت بایستی در رجیستر PORT بنویسید.

بررسی پورت های میکرو ATMEGA 32

در این بخش قصد داریم برای آشنایی بیشتر با عملکرد پورت ها و رجیسترهای مربوطه به طور

نمونه به بررسی پورت های میکرو ATMEGA 32 پردازیم.

پورت A

پورت A یک I/O دو طرفه ۸ بیتی است. سه آدرس از مکان حافظه I/O اختصاص به PORT

دارد. یک آدرس برای رجیستر داده PORT، دومی رجیستر جهت داده DDRA و سومی پایه

ورودی پورت A، PIN است. آدرس پایه های ورودی پورت A فقط قابل خواندن است

در صورتی که رجیستر داده و رجیستر جهت داده هم خوانی و هم نوشتنی هستند. تمام پایه های

پورت دارای مقاومت Pull-up مجزا هستند. بافر خروجی پورت A می تواند تا ۲۰Ma را Siml

کند در نتیجه LED را مستقیماً راه اندازی کند. هنگامی که پایه های 1 PA0-PA با مقاومت های

Pull- down خارجی، خروجی استفاده میشوند، آن ها SOURCE جریان می شوند زمانی که

مقاومت های Pull- up داخلی فعال باشند.

(رجیسترهای پورت A)

رجیسترهای پورت A عبارتند از:

- رجیستر داده پورت A - A [PORT A DATA REGISTER]

- رجیستر جهت داده پورت DDRA-A

- بایت آدرس پایه های ورودی پورت PINA-A

PINA یک رجیستر نیست این آدرس دسترسی به مقدار فیزیکی بر روی هر یک از پایه های

پورت A را ممکن می سازد. زمانی که پورت A خوانده می شود، داده لچ پورت A خوانده می

شود و زمانی که از PINA خوانده می شود مقدار منطقی که بر روی پایه ها موجود است خوانده

می شود.

DDXN	PORTxn	PUD SFLOR	in	I/O	Pull_ up	Comment
0	0	X		Input	No	Tri_ State(Hi-z)
0	1	0		Input	Yes	Pxn will source Current if ex1. Pulled low
0	1	1		Input	No	Tri- state (Hi-z)
1	0	X		Output	No	Output low(sink)
1	1	X		Output	No	Output High(source)

جدول پیکر بندی پورت A

تمام ۸ پایه موجود زمانی که به عنوان پایه های I/O دیجیتال استفاده می شوند دارای عملکرد مساوی هستند. PAN، پایه ی I/O عمومی، بیت DDAn در رجیستر DDRA مشخص کننده جهت پایه است. اگر DDAn یک باشد، Pan به عنوان یک پایه ی خروجی مورد استفاده قرار می گیرد و اگر DDAn صفر باشد، Pan به عنوان یک پایه ورودی در نظر گرفته می شود. اگر port An یک باشد هنگامی که پایه به عنوان ورودی تعریف شود، مقاومت Pull-up فعال می شود برای خاموش کردن مقاومت باید port An صفر شود یا این که پایه به عنوان خروجی تعریف شود. پایه های پورت زمانی که ری ست (Reset) اتفاق می افتد، به حالت Tri-state می رود.

دیگر کاربردهای پورت A

پورت A به عنوان ADC هم استفاده می شود. اگر تعدادی از پایه های پورت A خروجی تعریف شوند این نکته بسیار مهم است که در زمان نمونه برداری از سیگنال آنالوگ توسط ADC سوئیچ نشوند. این کار ممکن است عملیات تبدیلی ADC را نامعتبر کند.

پورت B

پورت B یک I/O دو طرفه ۸ بیتی است. سه آدرس از مکان حافظه I/O اختصاص به PORT B دارد. یک آدرس برای رجیستر داده PORT B دومی رجیستر جهت داده DDR B و سومی پایه ورودی پورت B، PIN B است. آدرس پایه های ورودی پورت B فقط قابل خواندن است در صورتی که رجیستر داده و رجیستر جهت داده هم خواندنی و هم نوشتنی است. پایه های پورت دارای مقاومت Pull-up مجزا هستند بافر خروجی پورت B می تواند با ۲۰mA را sink کند و در نتیجه LED را مستقیماً راه اندازی کند. هنگامی که PBO-PB7 با مقاومت های Pull-

DOWN، خروجی استفاده می شوند، آن ها SOURCE جریان می شوند زمانی که مقاومت

های Pull-up داخلی فعال باشند.

رجیستر های پورت B

- رجیسترو داده پورت PORT B-B

- رجیستر جهت داده پورت DDRB- B

- بیت، آدرس پایه های ورودی پورت PIN B-B

B PIN یک رجیستر نیست. این آدرس دسترسی به مقدار فیزیکی بر روی هریک از

پایه های پورت B راممکن می سازد. زمانی که پورت B خواننده می شود، دارای لچ پورت B

خواننده وزمانی که از PINB خوانده می شود مقدار منطقی که بر روی پایه های موجود است خوانده می شود.

(استفاده از پورت B بعنوان یک I/O عمومی دیجیتال)

تمام ۸ پایه موجود زمانی که به عنوان پایه های I/O دیجیتال استفاده می شوند دارای عملکرد

مساوی هستند. PBN، پایه I/O عمومی، بیت DDBn در رجیستر DDRB مشخص کننده

جهت پایه است، اگر DDBn یک باشد، PBN به عنوان یک پایه خروجی مورد استفاده قرار می

گیرد و اگر DDBn صفر باشد، PBN به عنوان یک پایه ورودی در نظر گرفته می شود. اگر Port

Bn یک باشد هنگامی که پایه به عنوان ورودی تعریف می شود، مقاومت Pull-up فعال می شود

برای خاموش کردن مقاومت Pull-up باید Port Bn صفر باشد یا این که پایه عنوان خروجی

تعریف شود. پایه های پورت زمانی که ری ست (Reset) اتفاق می افتد به حالت Tri-state می

روند.

DDXN	PORTxn	PUD in SFLOR	I/O	Pull_up	Comment
0	0	X	Input	No	Tri_State(Hi-z)
0	1	0	Input	Yes	Pxn will source Current if ex1. Pulled low
0	1	1	Input	No	Tri- state (Hi-z)
1	0	X	Output	No	Output low(sink)
1	1	X	Output	No	Output High(source)

جدول پیکر بندی پورت B

Port pin	Alternate Functions
PB7	SCK(SPI BUS Serial clock
PB6	MISO (spl BUS Master input/slave output)
PB5	MOSI (spl BUS Master OUTPUT/SLAVE input)
PB4	\overline{SS} (spl slave select input)
PB3	ALN 1(aAnalog comparator Negative input) OC 0(Timer/counter0 output compare Match output)
PB2	ALN 0 (Analog comparator positive input) Int 2(External interrupt 2 input)
PB1	T1 (Timer/counter 0 External counter Input)
PB0	TO(Timer/ counter 0 External counter input) XCK(USART External clock input/output)

جدول دیگر کاربردهای پورت B

دیگر کاربردهای پورت B

PORT B-7 SCK *

SCK: کلاک خروجی Master و کلاک ورودی slave برای ارتباط spi است. زمانی که SPI به

عنوان SLAVE شکل دهی می شود این پایه ها باتوجه به تنظیم DDB7 ورودی درحالت

Master خروجی تعریف می شود.

PORT B.6-MISO *

MISO: ورودی داده Master و خروجی داده slave برای ارتباط SPI استفاده می شود. زمانی

که SPI ورودی و درحالت slave به عنوان خروجی استفاده می شود.

PORTB. 5-MISO *

MISO: ورودی داده SLAVE و خروجی داده Master که برای ارتباط SPI استفاده می شود.

زمانی که SPI به عنوان Master شکل دهی می شود این پایه با توجه به تنظیمات DDB5 خروجی

و درحالت slave به عنوان ورودی استفاده می شود.

PORT.4-SS *

SS: زمانی که SPI به عنوان slave شکل دهی می شود PB.4 با توجه به DDB4 ورودی تعریف

می شود و در slave با LOW شدن این پایه SPI فعال می شود. این پایه در Master می تواند

خروجی یا ورودی تعریف شود.

PORTB.3-COC0، AIN 1 *

AIN1: ورودی منفی مقایسه کننده آنالوگ است.

OC 0: دیگر کاربردی پایه به عنوان خروجی مد مقایسه ای 0 Timer/counter است. پایه

PB3 بایک کردن DDP7 می تواند برای خروجی مد مقایسه ای 0 Timer/counter شکل

دهی شود.

PORTB.3-INTZ, AIN 0 *

AIN 0: ورودی مثبت مقایسه کننده آنالوگ است.

INTZ: دیگر کاربرد این پایه به عنوان منبع وقفه خارجی دو است. پایه PB2 می تواند به عنوان

منبع وقفه خارجی برای میکرو استفاده شود.

PORT B.1-T-1 *

T1: ورودی کلاک برای 1 Timer/counter است.

PORT B, 0- XCK, TO *

T 0: ورودی کلاک برای 0 Timer/counter است.

XCK: این پایه نیز می تواند به عنوان کلاک خارجی USART استفاده شود. این پایه فقط زمانی

که USART در مد آسنکرون کار می کند فعال می شود.

پورت C

پورت C یک I/O دوطرفه ۸ بیتی است. سه آدرس از مکان حافظه I/O اختصاص به

PORT دارد. یک آدرس برای رجیستر داده PORTC، دومی رجیستر جهت داده DDRC

وسومی پایه ورودی پورت C، PINC است. آدرس پایه های ورودی پورت C فقط قابل خواندن

است در صورتی که رجیستر داده رجیستر جهت داده هم خواندنی وهم نوشتنی است. تمام پایه

های پورت دارای مقاومت (Puullup) مجزا هستند. بافر خروجی پورت C می تواند تا ۲۰mA را sink کند و در نتیجه LED را مستقیماً راه اندازه می کند. هنگامی که POC-PC7 با مقاومت های Pull-DOWN خروجی استفاده می شوند آن ها source جریان می شوند زمانی که مقاومت های Pull-up داخلی فعال باشند.

رجیسترهای پورت C

- رجیستر داده پورت C - PORT

- رجیستر جهت داده پورت C - DDRC

- بیت آدرس پایه های ورودی پورت C - PINC

PINC یک رجیستر نیست. این آدرس دسترسی به مقدار فیزیکی بر روی هر یک از پایه های پورت C را ممکن می سازد. زمانی که پورت C خوانده می شود داده لچ پورت C خوانده می شود و زمانی که از PINC خوانده می شود مقدار منطقی که بر روی پایه ها موجود است خوانده می شود.

(استفاده از پورت C به عنوان یک I/O عمومی دیجیتال)

تمام ۸ پایه موجود زمانی که به عنوان پایه های I/O دیجیتال استفاده میشوند دارای عملکرد مساوی هستند. PCn پایه I/O عمومی، بیت DDCn در رجیستر DDRC مشخص کننده جهت پایه است، اگر DDCn یک باشد، PCn به عنوان یک پایه خروجی مورد استفاده قرار می گیرد و اگر DDCn صفر باشد، PCn بعنوان یک پایه ورودی در نظر گرفته میشود. اگر port cn یک باشد هنگامی که پایه به عنوان ورودی تعریف می شود، مقاومت pull-up فعال می شود برای

خاموش کردن مقاومت Pull-up باید port cn صفر شود با این که پایه به عنوان خروجی

تعریف شود. پایه های پورت زمانی که ری ست اتفاق می افتد به حالت Tri- state می روند.

دیگر کاربردهای پورت C

Port pin	Alternate Functions
PB7	TOSC2 (Timer Oscillator pin2)
PB6	TOSC1 (Timer Oscillator Pin1)
PB5	TD1(JTAG Test Data in)
PB4	TDO (JTAG Test Data out)
PB3	TMS(JTAG Test Mode Select)
PB2	TCK (JTAG Test CLOCK)
PB1	SDA (TWO- Wire Serial BUS data input/output Line)
PB0	SCL (TWO- Wire Serial BUS CLOCK Line)

جدول پورت C

* PORTC .7- TOSC 2

TOSC 2: زمانی که تایمر/کانتر 2 در آسنکرون کاری کند به این پایه و پایه TOSC1 کریستال

ساعت متصل می شود. در این حالت دیگر نمی توان این پایه را بعنوان I/O استفاده کرد.

PORTC. 6-TOSC1 *

TOSC1: زمانی که تایمر/کانتر 2 درمد آسنکرون کار می کند به این پایه و پایه TOSC2 کریستال

ساعت متصل می شود. در این حالت دیگر نمی توان این پایه را به عنوان I/O استفاده نمود.

PORT. 5-TDI *

TDI: در زمان ارتباط JTAG بعنوان ورودی داده سریال عمل می کند و دیگر نمی توان این پایه

بعنوان I/O استفاده کرد.

PORTC. 4-TDO *

TDO: در زمان ارتباط JTAG بعنوان ورودی داده سریال عمل می کند و دیگر نمی توان از این

پایه بعنوان I/O استفاده کرد.

PORTC. 3-TMS *

TMS: در زمان ارتباط JTAG استفاده می شود و دیگر نمی توان از این پایه به عنوان I/O

استفاده نمود.

PORTC. 2-TCK *

TCK: در زمان ارتباط JTAG استفاده می شود و دیگر نمی توان از این پایه به عنوان I/O

استفاده نمود.

PORTC.1-SDA *

SDA: در زمان ارتباط 2- WIRE بعنوان خط داده استفاده می شود.

* PORTC. 0-SCL

SCL: در زمان ارتباط 2-WIRE بعنوان خط کلاک استفاده می شود.

پورت D

پورت D یک I/O دو طرفه ۸ بیتی است. سه آدرس از مکان حافظه I/O اختصاص به PORTD دارد. یک آدرس برای رجیستر داده PORTD، دومی رجیستر جهت داده DDRD و سومی پایه ورودی پورت PIND, D است. آدرس پایه های ورودی پورت D فقط قابل خواندن است در صورتی که رجیستر داده و رجیستر جهت داده هم خواندنی و هم نوشتنی هستند. تمام پایه های پورت دارای مقاومت (PULL-UP) مجزا هستند. بافر خروجی پورت می تواند تا ۲۰mA را sink کند و در نتیجه LED را مستقیماً راه اندازی کند. هنگامی که PD0- PD7 با مقاومت های pull-DOWN خروجی استفاده می شوند، آن ها source جریان می شوند تا زمانی که مقاومت pull-up داخلی فعال باشند.

رجیسترهای پورت D

- رجیستر پورت D - PORTD

- رجیستر جهت داده پورت D - DDRD

- بایت آدرس پایه های پورت D - PIND

PIND یک رجیستر نیست. این آدرس دسترسی به مقدار فیزیکی بر روی هر یک از پایه های پورت D را ممکن می سازد. زمانی که از PIND خوانده می شود مقدار منطقی که بر روی پایه ها موجود است خوانده می شود.

دیگر کاربردهای پورت D

Port pin	Alternate Functions
PB7	OC2 (Timer/counter 2 output compare Match output)
PB6	ICP (Timer/count 1 input capture pin)
PB5	OC1 (Timer/counter1 output A match output)
PB4	OC 1B(Timer/count 1 out put compare B Match output)
PB3	INT(External Interput 0input)
PB2	INT0 (External interrupt input)
PB1	TXD (USART OUTPUT PIN)
PB0	RXD (USART in put pin)

جدول پورت D

PORTD. 7-OC2 *

OC2: خروجی مد مقایسه ای تایمر/کانتر PD7.2 می تواند بعنوان پایه خروجی مد مقایسه ای

Timer/counter 2 شکل دهی شود. این پایه هم چنین برای خروجی PWM تایمر استفاده می شود.

PORTD. 6-ICP *

ICP: PD6 می تواند به عنوان پایه ورودی CAPTURE تایمر/کانتر ۱ عمل کند.

PORTD. 5-OC1 A *

OC1A: خروجی مدمقایسه ای 1 Timer/counter. پایه ی 5 PD بایک شدن DDD5 می

تواند برای خروجی مد مقایسه ای 1 Timer/counter شکل دهی شود. این پایه هم چنین برای

خروجی PWN تایمر ۱ استفاده می شود.

PORTD. 4-OC1 B *

OC1B: خروجی مد مقایسه ای 1 Timer/counter. پایه PD4 بایک شدن DDD4 می

تواند برای خروجی مد مقایسه ای 1 Timer/counter شکل دهی شود. این پایه هم چنین برای

خروجی PWN تایمر ۱ استفاده میشود.

PORTD. 3-INT1

INT1: منبع وقفه خارجی یک. پایه PD3 می تواند به عنوان منبع وقفه خارجی برای

میکرو استفاده شود.

PORTD.2-INT0

INT0: منبع وقفه خارجی صفر. پایه PD2 می تواند به عنوان منبع وقفه خارجی برای میکرو

استفاده شود.

PORTD.1- TXD

TXD: ارسال داده (پایه ی خروجی داده برای USART)

زمانی که ارسال USART فعال می شود پایه با توجه به DDD1 به عنوان خروجی شکل دهی

می شود.

جهت خرید فایل word به سایت www.kandoocn.com مراجعه کنید
یا با شماره های ۰۹۳۶۶۰۲۷۴۱۷ و ۰۹۳۶۶۴۰۶۸۵۷ و ۰۶۶۴۱۲۶۰-۵۱۱ تماس حاصل نمایید

PORTD. 0RXD

RXD: دریافت داده (پایه ی ورودی داده برای USART)

زمانی که دریافت USART فعال می شود پایه با توجه به 0 DDD به عنوان ورودی شکل دهی می شود.

جهت خرید فایل word به سایت www.kandoocn.com مراجعه کنید
یا با شماره های ۰۹۳۶۶۰۲۷۴۱۷ و ۰۹۳۶۶۴۰۶۸۵۷ و ۰۶۶۴۱۲۶۰-۵۱۱ تماس حاصل نمایید

Filename: Document1
Directory:
Template: C:\Documents and Settings\hadi tahaghoghi\Application
Data\Microsoft\Templates\Normal.dotm
Title: 1-1 (Atmega 16 و Atmega 16l خصوصیات)
Subject:
Author: 1
Keywords:
Comments:
Creation Date: 3/28/2012 4:54:00 PM
Change Number: 1
Last Saved On:
Last Saved By: H.H
Total Editing Time: 0 Minutes
Last Printed On: 3/28/2012 4:54:00 PM
As of Last Complete Printing
Number of Pages: 18
Number of Words: 2,232 (approx.)
Number of Characters: 12,728 (approx.)